

MEMRISTOR. UNA PERSPECTIVA GENERAL

CARLOS OYARCE MARAMBIO,
KRISTOPHER CHANDÍA VALENZUELA
y ALEJANDRO RODRÍGUEZ ESTAY

RESUMEN

Por casi dos siglos toda la electrónica conocida se basó en tres elementos fundamentales: resistor, capacitor e inductor. En 1971, Leon Chua teoriza un cuarto elemento fundamental de circuitos llamado 'memristor', implementado por vez primera en 2008 por Stanley Williams y colaboradores, de los laboratorios HP. El memristor opera como un resistor variable que, al suprimir su polarización mantiene su último valor óhmico, es decir, posee memoria no volátil. Sus propiedades

lo han transformado en un importante objeto de estudio en áreas como: memorias no volátiles, redes neuronales y circuitos lógicos. Este trabajo presenta una revisión general del estado del arte de la teoría, modelos, circuitos y aplicaciones del memristor, además de otorgar un enfoque académico sencillo a estudiantes que no necesariamente cuenten con cursos de mecánica cuántica o similar.

En Chua (1971) se plantea la existencia de un cuarto elemento pasivo fundamental de circuitos. Su trabajo se basó en argumentos axiomáticos y la teoría electromagnética.

Argumentos axiomáticos

Las variables básicas de teoría de circuitos son: carga eléctrica q , flujo magnético ϕ , voltaje v y corriente eléctrica i . Combinadas en pares se obtienen seis relaciones, indicadas en Figura 1.

Solo la relación entre q y ϕ permanecía sin definir. Así, Chua describió a este cuarto elemento mediante una relación constitutiva entre q

y ϕ , al cual llamó 'Memristor'. Éste puede ser descrito por una de las dos relaciones siguientes:

$$\phi=f(q) \text{ o } q=g(\phi) \quad (1)$$

Diferenciando respecto del tiempo y sabiendo que $v(t)=\frac{d\phi}{dt}$ e $i(t)=\frac{dq}{dt}$, se tiene

$$v(t)=\frac{d\phi}{dq}i(t) \text{ o } i(t)=\frac{dq}{d\phi}v(t) \quad (2)$$

donde la 'memristancia' M (en Ω) y 'memductancia' W (en S) se definen como

$$M(q)\triangleq\frac{d\phi}{dq} \text{ o } W(\phi)\triangleq\frac{dq}{d\phi} \quad (3)$$

Nótese que si la relación entre q y ϕ es lineal, Ec. 3 será constante y representará un resistor (convencional) invariante en el tiempo, contrariamente al caso no lineal. Por lo tanto, la importancia del memristor reside en sus propiedades no lineales.

Teoría electromagnética

Para caracterizar los elementos de circuitos eléctricos básicos se utiliza la 'aproximación cuasiestática', en donde la longitud de onda λ_{\min} característica es muy grande comparada con las dimensiones del sistema. Lo anterior se logra insertando (Fano *et al.*, 1960) una nueva variable temporal $\tau=at$ (con $a\in\mathbb{R}$), donde a re-

PALABRAS CLAVE / Aplicaciones del Memristor / Fundamentos del Memristor / Memristor / Modelos del Memristor / Teoría de Circuitos Memristivos /

Recibido: 21/01/2014. Modificado: 04/04/2014. Aceptado: 07/04/2014.

Carlos Oyarce Marambio. Ingeniero Civil Electrónico, Universidad de Tarapacá (UTA), Chile. Profesor, UTA, Chile. e-mail: coyarcem@uta.cl

Kristopher Chandía Valenzuela. Ingeniero Civil Electrónico, Magíster en Telecomunicaciones y Doctor en Ciencias, UTA, Chile. Profesor, UTA, Chile. Dirección: Escuela Universitaria de Ingeniería Eléctrica, UTA. Casilla 7-D, Arica, Chile. e-mail: kchandia@uta.cl

Alejandro Rodríguez Estay. Ingeniero Civil Eléctrico y Magíster en Ciencias de la Ingeniería, Universidad de Concepción, Chile. Magíster en Gerencia y Políticas Públicas, Universidad Adolfo Ibáñez, Chile. Profesor, UTA, Chile. e-mail: arodrig@uta.cl

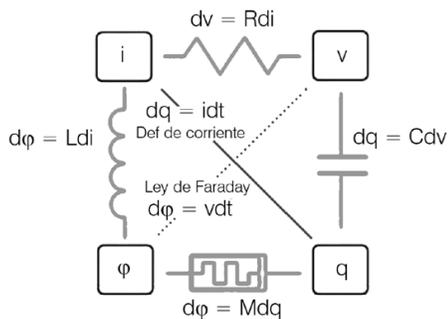


Figura 1. Relaciones entre las cuatro variables básicas de circuitos eléctricos y símbolo del memristor, en donde la banda negra de la derecha indica su polo negativo. Basado en Paziienza y Albo-Canals (2011).

presenta la tasa de cambio temporal de la densidad de carga eléctrica ρ . Así, se puede crear una familia de campos electromagnéticos (E.M.) y las ecuaciones de Maxwell pueden representarse mediante la expansión en serie de potencias siguiente:

$$E = E_0 + \alpha E_1 + \alpha^2 E_2 + \dots \quad (4)$$

donde la Ec. 4 representa la expansión en serie del campo eléctrico E , pudiendo aplicar la misma expansión para: campo magnético H , densidad de flujo eléctrico D , densidad de flujo magnético B y densidad de corriente eléctrica J . Así, las ecuaciones de Maxwell de n -ésimo orden quedan:

$$\nabla \times E_0 + \alpha \left(\nabla \times E_1 + \frac{\partial B_0}{\partial \tau} \right) + \alpha^2 \left(\nabla \times E_2 + \frac{\partial B_1}{\partial \tau} \right) + \dots = 0 \quad (5)$$

$$(\nabla \times H_0 - J_0) + \alpha \left(\nabla \times H_1 - J_1 - \frac{\partial D_0}{\partial \tau} \right) + \alpha^2 \left(\nabla \times H_2 - J_2 - \frac{\partial D_1}{\partial \tau} \right) + \dots = 0 \quad (6)$$

y haciendo que todos los coeficientes de potencias de α sean nulos, se pueden encontrar las soluciones para diversos órdenes.

La teoría de circuitos eléctricos puede explicarse completamente mediante las ecuaciones de Maxwell de orden cero y de orden primero. Por lo tanto, los elementos fundamentales de circuitos pueden ser descritos mediante la aproximación cuasi-estática como sistemas E.M. en los que solo campos de cierto orden son despreciables. Si el memristor era un dispositivo fundamental de circuitos, éste debía poder definirse en términos de dicha expansión (Kavehei *et al.*, 2009). Chua comprendió que el memristor era aquel sistema E.M. en el

TABLA I
RELACIÓN ENTRE CAMPOS PARA CADA UNO DE LOS SISTEMAS ELECTROMAGNÉTICOS

Sistema E.M.	Campos despreciables	Campos no despreciables
Resistor	E_1 y H_1	E_0 y H_0
Capacitor en paralelo con resistor	E_1	E_0, H_0 y H_1
Inductor en serie con resistor	H_1	E_0, H_0 y E_1
Memristor	E_0 y H_0	E_1 y H_1

cual los campos de orden cero eran despreciables respecto de los campos de primer orden.

La Tabla I resume las relaciones entre los campos de distinto orden para los cuatro diferentes elementos básicos de circuitos. Para que se cumpliera dicha relación de campos en el memristor, era necesario elaborarlo con un material no lineal. Dado el caso, Chua obtuvo la relación

$$D_1 = G(B_1) \quad (7)$$

donde G : relación constitutiva del material. La Ec. 7 es la representación cuasi-estática del memristor. Dada la Ley de Gauss para D y B , la cual establece que

$$q = \int_S D dS \quad \text{y} \quad \phi = \int_S B dS \quad (8)$$

concluyéndose que tanto q como ϕ están implícitamente presentes en la Ec. 7. Por lo tanto, es correcto plantear la relación funcional $q-\phi$ para el memristor y, además, éste debe ser un dispositivo de corriente alterna puesto que, de no ser así, sus campos E.M. de orden cero no serían despreciables.

Lamentablemente, Chua no implementó físicamente un memristor y su trabajo fue olvidado dado que carecía, en apariencia, de aplicación práctica. Pero esto cambió cuando Williams y sus colaboradores desarrollaron el primer memristor en los laboratorios de HP (Strukov *et al.*, 2008).

La idea original de Williams y su equipo era crear un nanointerruptor cuya resistencia variase entre un valor mínimo R_{ON} y un valor máximo R_{OFF} , en donde se cumpliera a lo menos que $R_{OFF}/R_{ON} = 10^3$. Basados en el principio de operación de la ‘microscopía de efecto túnel’ lograron implementar nanointerruptores con una curva característica distinta a la de cualquier elemento básico de circuito conocido hasta ese momento (Figura 2).

La curva característica del nanointerruptor era similar a la descrita por Chua en su publicación sobre ‘sistemas memristivos’ (Chua y Kang, 1976), lo cual llevó a Williams

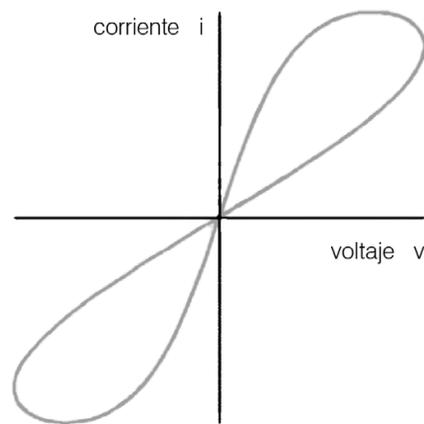


Figura 2. Característica voltaje-corriente (figura de Lissajous) similar a la del nanointerruptor de Williams y colaboradores y la teorizada por Chua para el memristor. Basado en Chua y Kang (1976).

y colaboradores a concluir que la memristancia estaba involucrada con su interruptor.

El funcionamiento del dispositivo implementado en los laboratorios de HP pudo ser explicado cabalmente gracias a la teoría desarrollada por Chua más la comprensión del mecanismo de conmutación de R_{OFF} a R_{ON} . Su estructura se muestra en la Figura 3.

Las rebanadas externas son dos electrodos conductores de platino (Pt). Al centro, dos capas: la inferior de dióxido de titanio puro (TiO_2) y la superior de TiO_2 deficiente en oxígeno (TiO_{2-x}). El TiO_2 actúa como dieléctrico mientras que el TiO_{2-x} como conductor, ya que sus vacantes de O_2 actúan como donantes de electrones y, por tanto, poseen carga positiva.

Cuando un voltaje positivo es aplicado en el electrodo superior, las vacantes de O_2 presentes en la capa de TiO_2 son repelidas, obligándolas a bajar a la capa de TiO_{2-x} . De esta forma, la capa de TiO_2 se transforma paulatinamente en TiO_{2-x} , lo que provoca un aumento en la conductividad del memristor hasta alcanzar R_{ON} . Si por el contrario, se invierte la polaridad del voltaje aplicado en el electrodo supe-

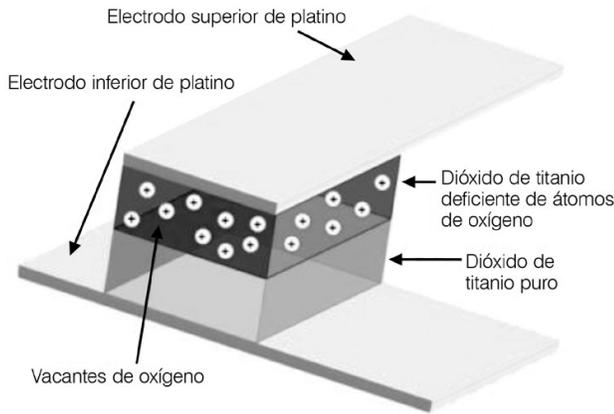


Figura 3. Estructura del memristor de HP. Basado en Williams, 2008.

rior, las vacantes de O_2 son atraídas hacia el electrodo superior, retirándose de la capa de TiO_2 y provocando un aumento de la resistencia del memristor hasta alcanzar R_{OFF} .

La principal característica del memristor de HP es su capacidad para recordar la historia de su corriente y/o voltaje. Si se suprime el voltaje al memristor, el valor resistivo de éste permanece intacto e inalterable hasta que se vuelva a aplicar otro. Por tanto, el memristor es un elemento con memoria. De ahí su nombre, acrónimo de *memory resistor* (resistor con memoria).

Si bien el primero en formalizar el término memristor fue Chua (1971), ya en años anteriores existían publicaciones que mostraban ciclos de histéresis similares a la Figura 2 que eran asociados a comportamientos anómalos y no a la memristancia (Dearnaley *et al.*, 1970).

De esta forma, la memristancia es un fenómeno básico que ha sido observado en las primeras radios (a galena; Gandhi *et al.*, 2013) e incluso en la sangre humana (Kosta *et al.*, 2011) antes que resistor e inductor fuesen formalizados en el s. XIX (Prodromakis *et al.*, 2012).

Fundamentos Teóricos

El memristor teorizado por Chua cumple con tres teoremas básicos:

i. *De pasividad*: todo memristor controlado por q o ϕ caracterizado por una relación ϕ - q que sea diferenciable, es pasivo solo si su memristancia es positiva. La potencia instantánea p disipada por un memristor se define como

$$p(t) = M(q) \times [i(t)]^2 \quad (9)$$

De esta forma, solo los memristores caracterizados por una curva ϕ - q monótona creciente pueden existir en la forma de un dispositivo pasivo de dos terminales.

ii. *De clausura*: todo sistema de un puerto que contiene solo memristores, es equivalente a un solo memristor.

iii. *De existencia y unicidad*: toda red que contenga solamente memristores poseerá únicamente una solución.

Por otro lado, Chua detalló (Chua y Kang, 1976; Ventra *et al.*, 2009) el modelo matemático para sistemas memristivos, que para el caso particular del memristor es

$$\left. \begin{aligned} v(t) &= M(w, i) \times i(t) \\ \frac{dw}{dt} &= f(w, i) \end{aligned} \right\} \quad (10)$$

Nótese que el memristor requiere de dos ecuaciones para ser descrito, contrario a los otros tres elementos básicos de circuitos que tan solo requieren de una. En Ec. 10, w es la variable de estado responsable del efecto de ‘memoria’ en el memristor. Así, dw/dt es la ‘velocidad de di-

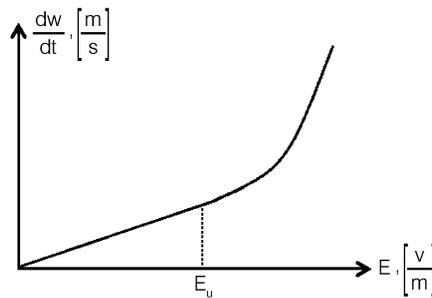


Figura 4. Relación entre dw/dt y E aplicado al memristor. Basado en Rose *et al.* (2012).

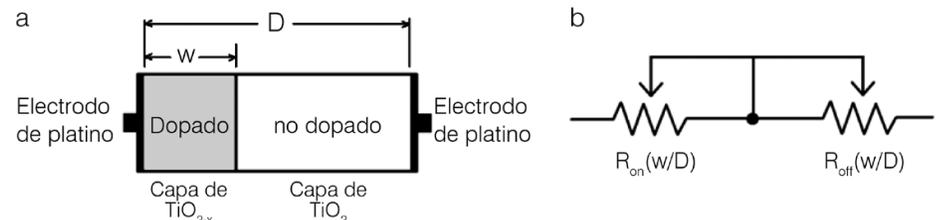


Figura 5. a) Estructura interna del memristor de HP y b) circuito equivalente ponderado de memristancia. Basado en Strukov *et al.* (2008).

fusión de arrastre de dopantes’ (vacantes de O_2).

La velocidad de arrastre de dopantes dw/dt es función del campo eléctrico E aplicado al dispositivo (Rose *et al.*, 2012). Sea E_u un campo eléctrico umbral; de la Figura 4 se puede inferir que para cualquier $E < E_u$, dw/dt es lineal, mientras que para $E > E_u$, dw/dt es no lineal. Así, según como sea definida la segunda parte de Ec. 10, dos modelos pueden describir al memristor:

Modelo lineal de arrastre de dopantes. Aquí, dw/dt es proporcional a E (Strukov *et al.*, 2008; Wang, 2008; Kerur, 2010; Jiménez *et al.*, 2012):

$$\frac{dw}{dt} = \mu_v E = \mu_v \frac{R_{ON}}{D} i(t) \quad (11)$$

donde μ_v : ‘movilidad iónica de arrastre promedio’ medida en $(m^2V^{-1}s^{-1})$, D : distancia entre los electrodos del memristor, y w : largo variable de la capa de TiO_{2-x} (Figura 5).

De este modo, la mínima resistencia del memristor R_{ON} se consigue cuando $w=D$. Por el contrario, la máxima resistencia del memristor R_{OFF} se obtiene cuando $w=0$.

Para definir la primera parte de Ec. 10, se crea un ‘modelo ponderado de memristancia’:

$$M(w) = R_{ON} \frac{w}{D} + R_{OFF} \left(1 - \frac{w}{D}\right) \quad (12)$$

con $M(0) = R_{OFF}$ y $M(D) = R_{ON}$.

Integrando la Ec. 11, se tiene (McDonald *et al.*, 2010)

$$w(t) = w_0 + \mu_v \frac{R_{ON}}{D} q(t) \quad (13)$$

con w_0 el largo inicial de la capa de TiO_{2-x} . Así, la memristancia inicial del memristor será

$$M_0 = R_{ON} \frac{w_0}{D} + R_{OFF} \left(1 - \frac{w_0}{D}\right) \quad (14)$$

y sustituyendo Ec. 13 en Ec. 12,

$$M(t) = M_0 - \frac{\Delta R}{Q_0} q(t) \quad (15)$$

donde $\Delta R = (R_{OFF} - R_{ON})$ y $Q_0 = \frac{D^2}{\mu_v R_{ON}}$.

Reemplazando Ec. 15 en la primera parte de Ec. 10, se tiene

$$v(t) = \left[M_0 - \frac{\Delta R}{Q_0} q(t) \right] \frac{dq}{dt} \quad (16)$$

e integrando la expresión anterior, queda

$$\varphi(t) = \varphi_0 + M_0 q(t) - \frac{\Delta R}{2Q_0} q^2(t) \quad (17)$$

la cual muestra la relación no lineal entre la carga eléctrica q y el flujo magnético φ existente en el memristor, tal y como propuso Chua (2011).

Modelo no lineal de arrastre de dopantes. Aquí, dw/dt varía en forma no lineal respecto de E . Esto es debido a dos causas: 1) incluso cuando se aplica un pequeño voltaje al memristor, éste produce un E amplio que propiciará un arrastre de iones no lineal y 2) la imposibilidad de que w sea nulo dado que las vacantes de O_2 no pueden abandonar la estructura física del memristor (Figura 6).

Un primer enfoque en el modelo no lineal se basa en el uso de una ‘función ventana’ F . Considerando a Ec. 16 como la relación voltaje-corriente presente, dw/dt queda definida como

$$\frac{dw}{dt} = \mu_v \frac{R_{ON}}{D} i(t) \times F(x) \quad (18)$$

con $x = w/D \in [0,1]$: ancho normalizado de la capa de TiO_{2-x} .

Idealmente, una función ventana efectiva debiera cumplir las siguientes propiedades: 1) considerar las condiciones de borde en los extremos del dispositivo, o sea, que el valor de w esté entre 0 y D , 2) imponer arrastre no lineal sobre todo el núcleo del memristor, 3) vincular el modelo lineal con el modelo no lineal, 4) poseer un parámetro de control incorporado con el cual ajustar la tasa de cambio de F , y 5) ser escalable, es decir, que el valor máximo de F sea tal que $0 \leq F_{max}(x) \leq 1$.

En (Strukov *et al.*, 2008) se propuso la siguiente F :

$$F(x) = x(1-x) \quad (19)$$

pero la ventana anterior es un caso particular escalado de la ventana de Joglekar y Wolf (2009):

$$F(x,p) = 1 - (2x-1)^{2p} \quad (20)$$

siendo p un entero positivo. Si bien la función ventana anterior agrega una

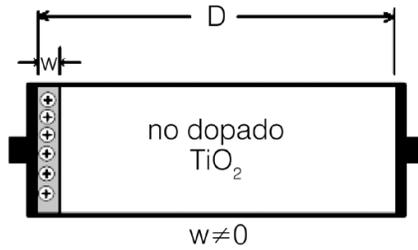


Figura 6. Situación existente cuando se desea $w \neq 0$.

no linealidad al modelo y limita los valores de w , ésta sufre del ‘problema de estado terminal’, esto es, dado que dw/dt es forzada a 0, el estado interno del memristor no puede cambiar después de que w alcance alguno de los extremos.

La ventana de Biolek *et al.* (2009) subsana el problema de estado terminal considerando la corriente i que atraviesa al dispositivo:

$$F(x,p,i) = 1 - [x - u(-i)]^{2p} \quad (21)$$

$$u(i) = \begin{cases} 1, & \text{si } i \geq 0 \\ 0, & \text{si } i < 0 \end{cases}$$

Sin embargo, la función anterior carece de un factor de escalabilidad que sirva de ajuste. En Prodromakis *et al.* (2011) se satisface lo anterior:

$$F(x,p,k) = k \left(1 - [(x-0,5)^2 + 0,75]^p \right) \quad (22)$$

con $k \in \mathbb{R}^+$, con el cual se puede variar el valor de F , de modo que sea mayor o menor que 1. Aunque la ventana de Prodromakis resuelve la falta de escalabilidad de Biolek, dado que ésta no considera la corriente del dispositivo, no satisface del todo un arrastre no lineal de dopantes en todo su cuerpo.

Strukov y Williams (2008) proponen un segundo modelo no lineal exponencial:

$$\frac{dw}{dt} = \mu E_u e^{E/E_u}$$

en el que μ y E_u dependen de parámetros derivados del ‘modelo de ión puntual rígido’.

Otros estudios recientes han demostrado que el movimiento de dopantes obedece a un modelo físico más preciso basado en la ‘teoría de barrera túnel’. En este caso, una capa de TiO_2 se ubica entre dos electrodos de Pt. Mediante un proceso de electroformado, se forman vacantes de O_2 en gran parte del

TiO_2 , exceptuando una delgada barrera túnel de ancho variable $w \in (0,1)$. La Figura 7 ilustra la estructura de dicho dispositivo.

Así, Yang *et al.* (2008) y Lehtonen y Laiho (2010) presentan el modelo siguiente:

$$i = x^n \theta \sinh(\alpha v) + \beta (e^{\gamma v} - 1) \left. \vphantom{i} \right\} \quad (24)$$

$$\frac{dx}{dt} = a F(x) v^p$$

donde θ , α , β , γ : parámetros dependientes de las propiedades físicas del dispositivo; n : exponente que determina el efecto de x sobre la curva característica; a : constante; p : exponente impar; F : función ventana de Joglekar; v : voltaje aplicado al memristor; i : corriente que atraviesa al memristor; $y = x(1-x)/l$: variable w normalizada. Cuando el memristor está en estado ON (máxima conducción), $x \approx 1$ y la expresión de la corriente en Ec. 24 es dominada por $\theta \sinh(\alpha v)$, término que describe al efecto túnel. Pero si se está en el estado OFF (mínima conducción), $x \approx 0$ y la expresión de la corriente es dominada por $\beta (e^{\gamma v} - 1)$, término similar a la ecuación característica de un diodo rectificador (Yang *et al.*, 2008).

Existen otros trabajos que han aportado al modelado no lineal de la velocidad de arrastre de dopantes. Por ejemplo, Yacopcic *et al.* (2013) presentan un modelo que permite simular diferentes caracterizaciones del memristor con un bajo error promedio (<6%) y simular circuitos con hasta 256 memristores sin causar errores de convergencia en SPICE. Por otro lado, Pickett *et al.* (2009), Abdalla y Pickett (2011) y Eshraguian *et al.* (2012) proponen modelos basados en el efecto túnel de Simmons. Posteriormente, el modelo de Kvatinsky *et al.* (2013), que está basado en los de Pic-

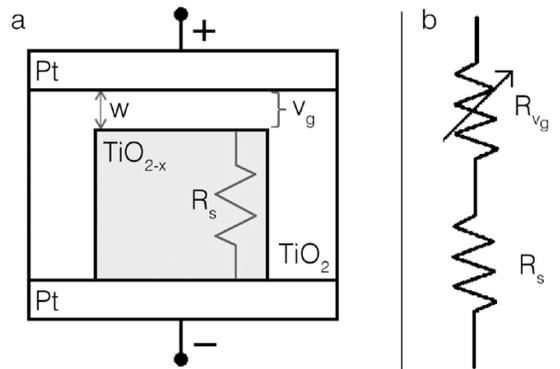


Figura 7. a: Representación del memristor de efecto túnel, con v_g voltaje variable de la barrera túnel, b: circuito equivalente de conmutación del dispositivo, con R_{vg} la resistencia dinámica de la barrera túnel. Basado en Eshraguian *et al.* (2012) y Kvatinsky *et al.* (2013).

kett *et al.* (2009), Abdalla y Pickett (2011) y el concepto de función ventana, puede describir cualquier otro modelo (de los mencionados anteriormente) con una moderada precisión y eficiencia de cómputo dada su flexibilidad. Recientemente Ascoli *et al.* (2013) proponen un nuevo modelo llamado PM (*Polynomial Model*), inspirado en el concepto de ‘expansión del memristor’ explicado en Chua (2011).

En la Tabla II se presenta un resumen de los modelos más relevantes del memristor.

Circuitos con Memristores

Existen pocas publicaciones que contribuyan a la concepción de una nueva teoría de circuitos que sea capaz de describir el comportamiento de redes con memristores. Por ejemplo, Schmidt *et al.* (2011) y Feldman *et al.* (2013) hacen uso de las ‘series de Volte-

TABLA II
DIFERENTES PUBLICACIONES SOBRE
MODELADO DEL MEMRISTOR

Modelo	Tipo de modelo				S
	L	NLF	NL	NLT	
Kavehei <i>et al.</i> (2009)	✓				✓
Strukov <i>et al.</i> (2008)	✓	✓			
Jogeklar y Wolf (2009)	✓	✓			
Biolek <i>et al.</i> (2009)	✓	✓			✓
Prodromakis <i>et al.</i> (2011)	✓	✓			✓
Strukov y Williams (2008)	✓		✓		
Yokapcic <i>et al.</i> (2013)			✓		✓
Lehtonen y Laiho (2010)				✓	✓
Eshraguian <i>et al.</i> (2012)				✓	✓
Pickett <i>et al.</i> (2009)				✓	✓
Abdalla y Pickett (2011)				✓	✓
Kvatinsky <i>et al.</i> (2013)	✓	✓		✓	✓
Ascoli <i>et al.</i> (2013)			✓		
Benderli y Wey (2009)	✓	✓			✓
Mahvash y Parker (2010)	✓				✓
Rák y Cserey (2010)	✓	✓			✓
Shin <i>et al.</i> (2010)	✓	✓			✓
Batas y Fiedler (2011)	✓	✓			✓

L: lineal, NLF: no lineal mediante función ventana, NL: no lineal mediante otro método, NLT: no lineal mediante barrera túnel, y S: desarrollo de simulación en SPICE.

rra’ para resolver circuitos memristivos. Otro avance en la teoría de redes memristivas es el basado en la ecuación diferencial de Bernoulli (EDB; Drakakis *et al.*, 2010; Georgiou *et al.*, 2010, 2012):

$$\frac{dy}{dt} + p(t)y = q(t)y^n; \quad \forall n \in \mathbb{R} - \{0,1\} \quad (25)$$

la cual se resuelve mediante el factor integrante $s(t) = e^{\int p(t) dt}$ siendo c una constante de integración. La solución de Ec. 25 es

$$y(t) = \left\{ s^{-1}(t) \left[c + (1-n) \int q(t) s(t) dt \right] \right\}^{\frac{1}{1-n}} \quad (26)$$

Las Ecs. 2 y 3 relacionan v e i con la memristancia M . Derivando temporalmente la primera parte de Ec. 2, se tiene

$$\frac{dv}{dt} = \frac{dM}{dq} \frac{dq}{dt} i(t) + M(q) \frac{di}{dt} \quad (27)$$

y después de algunas sustituciones, Ec. 27 queda como

$$\frac{dv}{dt} = \frac{dM}{dq} i^2(t) + \frac{v(t)}{i(t)} \frac{di}{dt} \quad (28)$$

Según cuál sea considerada variable independiente (señal de entrada) y dependiente, la expresión anterior puede reordenarse para formar dos EDBs diferentes:

$$\frac{dv}{dt} - \left[\frac{1}{i(t)} \frac{di}{dt} \right] v(t) = \left[\frac{1}{M^2(q)} \frac{dM}{dq} \right] v^2(t) \quad (29)$$

$$\frac{di}{dt} - \left[\frac{1}{v(t)} \frac{dv}{dt} \right] i(t) = \left[-\frac{1}{v(t)} \frac{dM}{dq} \right] i^3(t) \quad (30)$$

que describen a un memristor controlado por q -conducido por i y controlado por q -conducido por v , respectivamente. De forma similar, dos nuevas EDBs se obtienen al derivar la segunda parte de Ec. 2. La Tabla III resume las cuatro EDBs posibles de obtener.

Para evaluar la utilidad del método considérese el memristor de HP (controlado por q -conducido por v). Sustituyendo

TABLA III
EDBs GOBERNANTES Y SUS RESPECTIVAS SOLUCIONES PARA LOS
CUATRO TIPOS DE MEMRISTORES SEGÚN LA DINÁMICA DE BERNOULLI

Tipo memristor	EDB gobernante del memristor	Solución general de la EDB
Controlado por q y conducido por i	$\frac{dv}{dt} - \left[\frac{1}{i(t)} \frac{di}{dt} \right] v(t) = \left[\frac{1}{M^2(q)} \frac{dM}{dq} \right] v^2(t)$	$v(t) = i(t) \left[M_0^{-1} - \int_{t_0}^t \frac{dM}{dq} \frac{i(\tau)}{M^2(q)} d\tau \right]^{-1}$
Controlado por q y conducido por v	$\frac{di}{dt} - \left[\frac{1}{v(t)} \frac{dv}{dt} \right] i(t) = \left[-\frac{1}{v(t)} \frac{dM}{dq} \right] i^3(t)$	$i(t) = v(t) \left[M_0^2 + 2 \int_{t_0}^t \frac{dM}{dq} v(\tau) d\tau \right]^{\frac{1}{2}}$
Controlado por φ y conducido por v	$\frac{di}{dt} - \left[\frac{1}{v(t)} \frac{dv}{dt} \right] i(t) = \left[\frac{1}{W^2(\varphi)} \frac{dW}{d\varphi} \right] i^2(t)$	$i(t) = v(t) \left[W_0^{-1} - \int_{t_0}^t \frac{dW}{d\varphi} \frac{v(\tau)}{W^2(\varphi)} d\tau \right]^{-1}$
Controlado por φ y conducido por i	$\frac{dv}{dt} - \left[\frac{1}{i(t)} \frac{di}{dt} \right] v(t) = \left[-\frac{1}{i(t)} \frac{dW}{d\varphi} \right] v^3(t)$	$v(t) = i(t) \left[W_0^2 + 2 \int_{t_0}^t \frac{dW}{d\varphi} i(\tau) d\tau \right]^{\frac{1}{2}}$

$M_0 = v(t_0)/i(t_0)$ y $W_0 = i(t_0)/v(t_0)$. Basado en Georgiou *et al.* (2012).

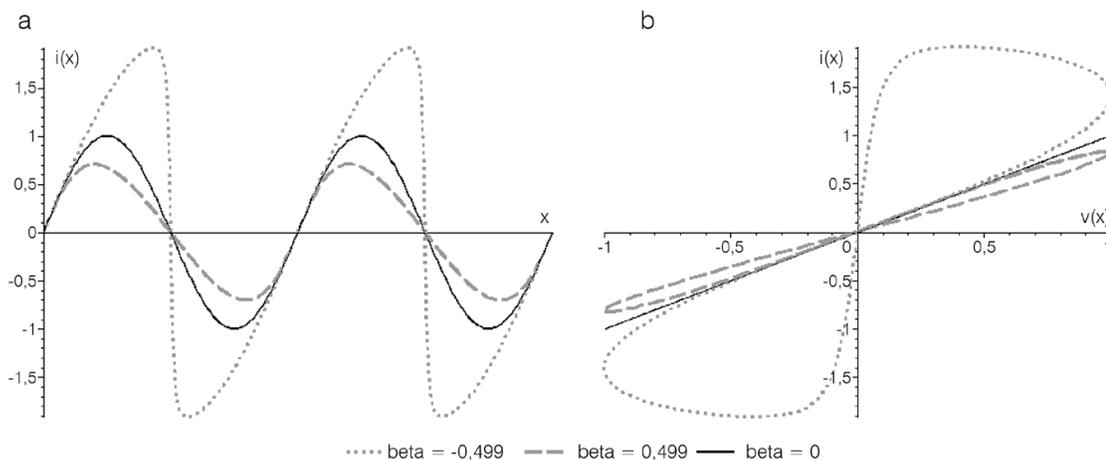


Figura 8. Efecto de β sobre Ec. 33, sin considerar el factor A/M_0 y con tiempo normalizado $x = \omega_0 t$. a: Gráficas temporales de $i(t)$, y b: curva característica, respecto de un resistor convencional ($\beta = 0$).

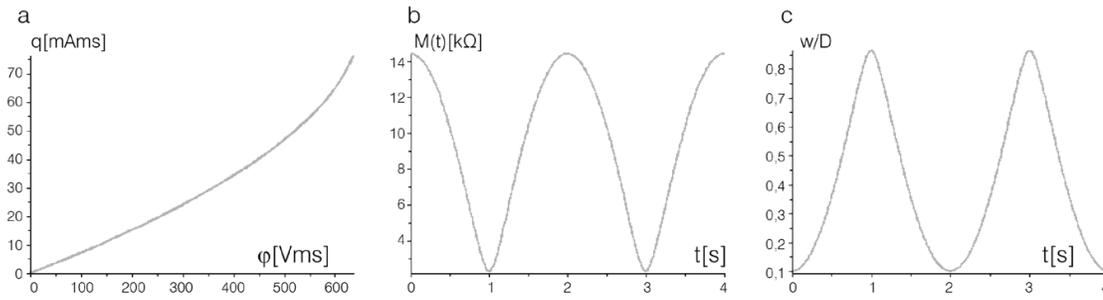


Figura 9. a: Relación ϕ - q en el memristor, b: evolución temporal de la memristancia, y c: variación en el tiempo del ancho normalizado de la capa de TiO_{2-x} . Para la obtención de las gráficas se emplearon $v(t)=\text{sen}(2\pi f_0 t)$, $f_0=0,5[\text{Hz}]$, $R_{\text{ON}}=100[\Omega]$, $R_{\text{OFF}}=16[\text{k}\Omega]$, $M_0=14410[\Omega]$, $D=10 \times 10^{-9}[\text{m}]$, $w_0=10^{-9}[\text{m}]$, $\mu_v=10^{-14}[\text{m}^2\text{s}^{-1}\text{V}^{-1}]$, $k=-1,59 \times 10^9$ y $\beta \approx -0,49$. Basado en Strukov *et al.* (2008).

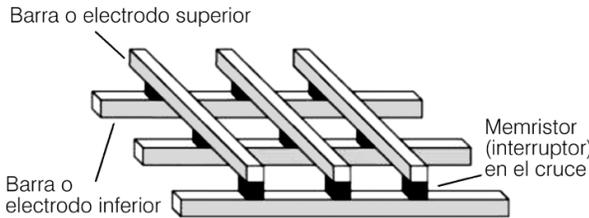


Figura 10. Arreglo de barras cruzadas con memristores entre los cruces actuando como interruptores que conectan y desconectan la barra superior con la inferior.

Ec. 13 (con $w_0=0$) en Ec. 12 y reordenando convenientemente, se obtiene

$$M(q) = \mu_v \left(\frac{R_{\text{ON}}}{D} \right)^2 \left(1 - \frac{R_{\text{OFF}}}{R_{\text{ON}}} \right) q(t) + R_{\text{OFF}} \quad (31)$$

y derivando Ec. 31 respecto de q ,

$$\frac{dM}{dq} = \mu_v \left(\frac{R_{\text{ON}}}{D} \right)^2 \left(1 - \frac{R_{\text{OFF}}}{R_{\text{ON}}} \right) = k \quad (32)$$

Así, dM/dq es igual a una constante k y depende exclusivamente de los parámetros físicos de fabricación del dispositivo.

Sea $v(t)=A\text{sen}(\omega_0 t)$ la señal de entrada al memristor (de amplitud A y frecuencia angular ω_0). Reemplazando $v(t)$ y la Ec. 32 en la solución de Tabla III para el memristor de HP, ésta queda como

$$i(t) = \frac{A}{M_0} \times \frac{\text{sen}(\omega_0 t)}{\sqrt{1+\beta[1-\cos(\omega_0 t)]}} \quad (33)$$

donde $\beta=(2kA)/(M_0^2\omega_0)$: constante que engloba tanto las propiedades físicas del memristor (debido a k) como las propiedades de la señal de entrada (A y ω_0). La Figura 8 muestra diferentes corrientes de salida y sus respectivas curvas características para diversos valores de β , el cual es de gran utilidad puesto que si lo que se desea es una señal de salida dada, tan solo debe obtenerse el β respectivo.

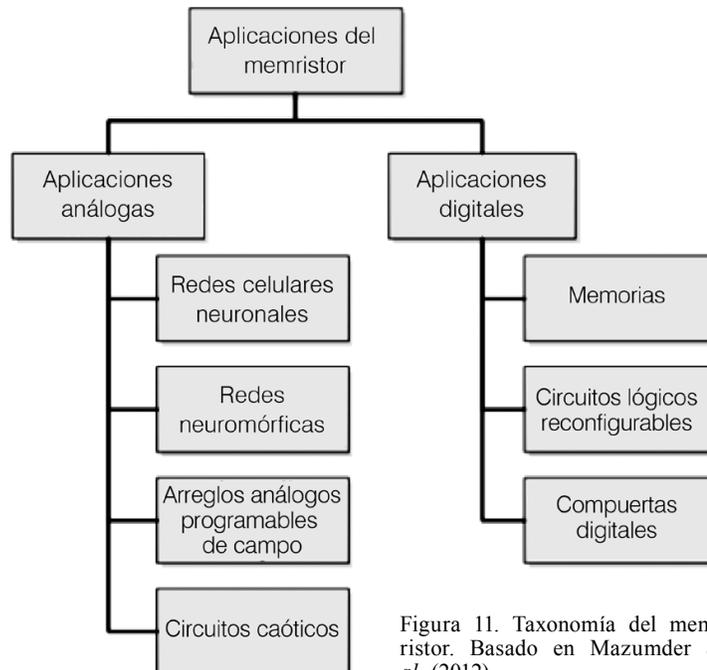


Figura 11. Taxonomía del memristor. Basado en Mazumder *et al.* (2012).

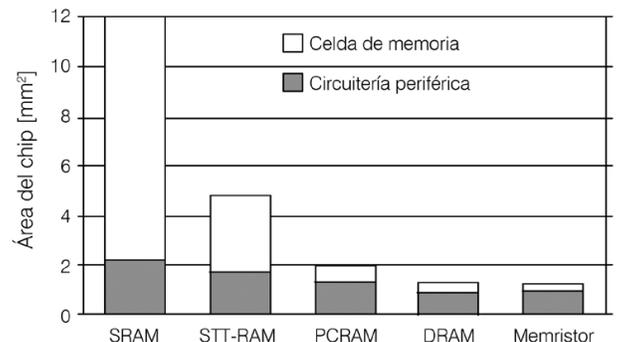


Figura 12. Ventajas de una memoria basada en memristores respecto de otras tecnologías, para una memoria de 8MB. Adaptado de Xu *et al.* (2011).

Igualmente, para un β dado se puede conocer la salida.

La Figura 9 ilustra la exactitud del modelo de Bernoulli en la representación de las relaciones básicas del memristor de HP. Tal y como se aprecia en la Figura 9a, la relación existente entre q y ϕ es no lineal. Además, de la Figura 9b se evidencia que la

memristancia no alcanza el valor mínimo R_{ON} ni máximo R_{OFF} debido al arrastre no lineal de dopantes existente en los extremos del dispositivo.

Aplicaciones del Memristor

Las dos propiedades que hacen único a un memristor, su resistencia variable y su memoria no volátil, han abierto nuevas aplicaciones para la electrónica de consumo. El memristor se puede utilizar en forma discreta o en un arreglo de barras cruzadas, esto es, un nanoarreglo de barras conductoras distribuidas perpendicularmente con un memristor ubicado en cada punto de cruce (Figura 10).

Aunque a la fecha no existen soluciones electrónicas comerciales basadas en el memristor, en la Figura 11 se indican potenciales aplicaciones para éste, siendo las tres áreas más importantes: memorias no volátiles, circuitos lógicos y redes neuronales.

La necesidad de mejorar las actuales tecnologías empleadas en la fabricación de memorias radica en la escalabilidad (Ley de Moore), puesto que los transistores no pueden ser más pequeños que un átomo. Así, el memristor se presenta como el mejor candidato para desarrollar nuevas me-

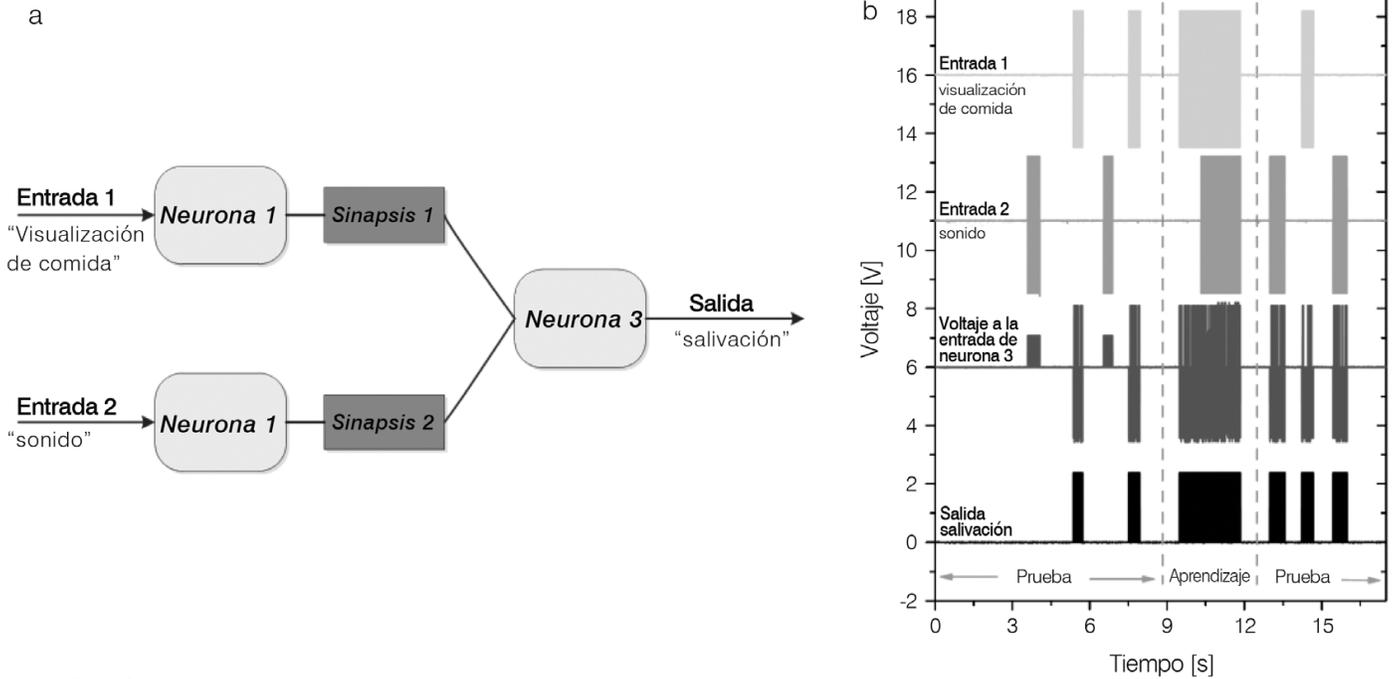


Figura 16. a: Red neuronal artificial para implementación de memoria asociativa y b: evolución de la memoria asociativa de la red neuronal. Durante el proceso de prueba, la salida solo se activa con la entrada 1, pero, durante el proceso de aprendizaje, el circuito aprende a asociar el sonido con la visualización de comida. Basado en Pershin y Di Ventra (2010).

alto, entonces, $M_1 \gg M_2$ y $V_{DATA} \approx V_{DD}/4$. Mediante el uso de un comparador se puede interpretar el valor de Ec. 35 como alto o bajo.

Kvatinsky *et al.* (2012) proponen emplear al memristor como elemento de cómputo, demostrando su compatibilidad con la tecnología CMOS actual, dado que opera en rangos de voltaje similares y los memristores pueden implementarse en la capa superior del sustrato CMOS (espacio perdido y hasta ahora no utilizado).

Sean los circuitos de la Figura 14. Supóngase que la memristancia de cada memristor aumenta (disminuye) cuando la corriente sale (entra) por negativo. El estado lógico '0' equivale a un memristor abierto (R_{OFF}) y el estado '1' a uno cerrado (R_{ON}). En ambas compuertas lógicas, cuando las entradas V_a y V_b son iguales, dado que la caída de tensión es nula (no fluye corriente por las compuertas), la salida V_o toma el valor de las entradas. En el caso de entradas diferentes, la corriente fluye del mayor potencial al menor, modificando la memristancia de ambos memristores. Considérese la compuerta OR: si $V_a=1$ y $V_b=0$, la corriente fluye de V_a a V_b y, dado que la corriente ingresa por el polo negativo de M_1 , su memristancia varía hasta llegar a su mínimo R_{ON} . A su vez, como la corriente sale por el negativo de M_2 , su me-

mristencia se incrementa a R_{OFF} . Asumiendo que $R_{OFF} \gg R_{ON}$, el voltaje V_o será (por divisor de voltaje):

$$V_o = \frac{R_{OFF}}{R_{ON} + R_{OFF}} V_a \approx V_a; \text{ si } R_{OFF} \gg R_{ON} \quad (36)$$

Dado que Ec. 36 es una aproximación, las compuertas lógicas presentadas no pueden conectarse en cascada más allá de un cierto número de veces sin requerir de buffers para amplificación. Una cualidad destacable de ambas compuertas es que el valor final V_o es totalmente independiente del estado inicial M_0 de los memristores. Ahora, si lo anterior se combina con una compuerta inversora CMOS, se obtienen compuertas NOR y NAND que, al ser universales, permiten la creación de cualquier otra compuerta lógica.

De todas las posibles aplicaciones del memristor, su uso en redes neuronales es considerada la más noble. La base de todo sistema nervioso son las neuronas. La plasticidad sináptica es el proceso por el cual el sistema nervioso es modificado estructural y funcionalmente como resultado de aprender y/o memorizar. Así, la sinapsis (proceso mediante el cual se transmite el impulso nervioso entre las neuronas) es la responsable de modificar la conductancia de la membrana

postsináptica y, según sea alto o bajo su valor, tener una conexión fuerte o débil entre las neuronas, respectivamente. Por lo tanto, la memristancia puede explicar la plasticidad sináptica y el memristor emular la sinapsis entre neuronas (Linares-Barranco y Serrano-Gotarredonda, 2009).

El modelo clásico de conducción neuronal de Hodgkin y Huxley, conocido como el modelo circuital HH del axón, explicaba la propagación del impulso nervioso a lo largo del axón de la neurona, compuesto por celdas HH (Figura 15). Éstas, a su vez, consistían de conductancias variables (que en realidad eran memristores), las cuales representan la permeabilidad de los canales por donde transitan los iones K y Na a través de la membrana del axón (Chua *et al.*, 2012).

Por otro lado, los supercomputadores actuales son capaces de simular solo algunos segundos de conducción en hora punta mientras que el cerebro humano realiza esta tarea completa sin problemas. Esa abismal diferencia de cómputo se debe a la arquitectura. Los computadores procesan datos en un lugar diferente del que son almacenados, mientras que en los sistemas biológicos el procesamiento se lleva a cabo en el mismo lugar en el que se almacenan. Sin embargo, diversos estudios (Jo *et al.*, 2010; Versace y Chandler, 2010; Ebong y Mazumder,

2012; Pershin y Di Ventra, 2012) han demostrado que estos problemas pueden solucionarse empleando memristores, dado su tamaño nanométrico y reducido consumo energético, permitiendo crear redes neuronales de tamaño y consumo energético similar al del sistema nervioso de un mamífero.

En la Figura 16 se muestra una red neuronal que utiliza el concepto de memoria asociativa, mediante el cual se condiciona el comportamiento de un perro a diferentes estímulos. En esta red, la primera neurona (localizada en la corteza visual) es activada al visualizar comida. La segunda neurona (localizada en la corteza auditiva) se activa con el sonido de una campana. Así, cada uno de los estímulos anteriores puede desencadenar la salivación del perro (salida de la tercera neurona). Supóngase que inicialmente solo la visualización de comida activa la salivación de la red neuronal. Entrenando el circuito (disparando ambos estímulos iniciales simultánea y repetidamente), éste comenzará a asociar la visualización de comida con el toque de una campana, lo cual resultará en que se salivará tan solo oír el sonido de la campana sin la necesidad de visualizar comida.

Conclusión

En este trabajo se hace una revisión de los avances existentes sobre el funcionamiento e importancia del memristor, un nuevo dispositivo eléctrico fundamental. El memristor relaciona carga con flujo magnético, por lo que desde el punto de vista electromagnético implica una relación entre los campos D y B . Además, la propiedad de memristancia tiene sentido solo si la relación flujo-carga es no-lineal, ya que en otro caso se tendría un resistor convencional. Para ser descrito, el memristor requiere de dos ecuaciones: su relación funcional voltaje-corriente y la relación que describe la dinámica de su variable de estado interna w (el ancho de la capa conductora). Desde el punto de vista de arrastre de dopantes, destacan dos modelos: 1) el lineal, en el que la velocidad de arrastre es proporcional a la corriente; y 2) el no lineal, basado en 'funciones ventana' o 'efecto túnel'. Así, el modelo a utilizar dependerá del grado de precisión deseado y la capacidad de cálculo computacional que se tenga a disposición.

Se han logrado avances notables en teoría de circuitos memristivos, mediante 'series de Volterra' y

la EDB. Un circuito con memristores puede llevarse a una EDB, quedando de manifiesto la naturaleza no-lineal del dispositivo. Lo valioso, desde el punto de vista académico, radica en la posibilidad de abordar el concepto de memristor con estudiantes de pregrado sin la necesidad de conocer fundamentos cuánticos como los involucrados en los modelos no lineales de barrera túnel.

Para el memristor se visualizan una serie de aplicaciones potenciales en redes neuronales que permitan emular el cerebro de un mamífero, memorias universales/no volátiles y compuertas lógicas que computen/almacenen estados lógicos.

REFERENCIAS

- Abdalla H, Pickett M (2011) SPICE modeling of memristors. *Proc. IEEE Circ. Syst. (IS-CAS)*: 1832-1835.
- Ascoli A, Corinto F, Senger V, Tetzlaff R (2013) Memristor model comparison. *IEEE Circ. Syst. Mag.* 13: 89-105.
- Batas D, Fiedler H (2011) A memristor SPICE implementation and a new approach for magnetic flux-controlled memristor modeling. *IEEE Trans. Nanotechnol.* 10: 250-255.
- Benderli S, Wey T (2009) On SPICE macro-modeling of TiO₂ memristors. *E Lett.* 45: 377-379.
- Biolek Z, Biolek D, Biolkova V (2009) SPICE model of memristor with non-linear dopant drift. *Radioengineering* 18: 210-214.
- Borghueti J, Snider G, Kuekes P, Yang J, Stewart D, Williams RS (2010) Memristive switches enable stateful logic operations via material implication. *Nature* 464: 873-876.
- Chua L (1971) Memristor-the missing circuit element. *IEEE Trans. Circ. Theory* 18: 507-519.
- Chua L (2011) Resistance switching memories are memristors. *J. Phys. A* 102: 765-783.
- Chua L, Kang S (1976) Memristive devices and systems. *Proc. IEEE* 64: 209-223.
- Chua L, Sbitnev V, Kim H (2012) Hodgkin-Huxley axon is made of memristors. *Int. J. Bifurc. Chaos* 22: 123001-1/123001-48.
- Dearnaley G, Stoneham A, Morgan D (1970) Electrical phenomena in amorphous oxide films. *Rep. Prog. Phys.* 33: 1129-1192.
- Drakakis E, Yaliraki S, Barahona M (2010) Memristors and Bernoulli dynamics. *12th Int. Workshop on Cellular Nanoscale Networks and their Applications (CNNA)*. 1-6 pp.
- Ebong I, Mazumder P (2012) CMOS and memristor-based neural network design for position detection. *Proc. IEEE* 100: 2050-2060.
- Eshraghian K, Kavehei, Cho KR, Chappell J, Iqbal A, Al-Sarawi S, Abbott D (2012) Memristive device fundamentals and modeling: applications to circuits simulation. *Proc. IEEE* 100: 1991-2007.

- Fano RL, Chu L, Adler R (1960) *Electromagnetic Fields, Energy, and Forces*. Ch. 6. Wiley. Nueva York, EEUU.
- Feldman U, Schmidt T, Tetzlaff R (2013) Analysis of multi-memristor circuits. *Proc. IEEE Circ. Syst. (IS-CAS)*: 429-432.
- Gandhi G, Aggarwal V, Chua L (2013) The first radios were made using memristors. *IEEE Circ. Syst. Mag.* 13: 8-16.
- Georgiou P, Barahona M, Yaliraki S, Drakakis E (2010) Quantitative measure of hysteresis for memristors through explicit dynamics. *arXiv*: 1011.0060v3.
- Georgiou P, Barahona M, Yaliraki S, Drakakis E (2012) Quantitative measure of hysteresis for memristors through explicit dynamics. *Proc. R. Soc. A* 468 (2144): 2210-2229.
- Jiménez V, Domínguez J, Vásquez H, Gallardo A, Hernández Z (2012) Descripción del modelo eléctrico del memristor. *Rev. Mex. Fís. E* 58: 113-119.
- Jo S, Chang T, Ebong I, Bhadviya B, Muzamder P, Lu W (2010) Nanoscale memristor device as synapse in neuromorphic systems. *Nano Lett.* 10: 1297-1301.
- Joglekar Y, Wolf S (2009) The elusive memristor: Properties of basic electrical circuits. *Eur. J. Phys.* 30: 661-675.
- Kavehei O, Kim Y, Iqbal A, Eshraghian K, Al-Sarawi SF, Abbott D (2009) The fourth element: Insights into the memristor. *IEEE Int. Conf. Commun. Circ. Syst. (ICCCAS)*: 921-927.
- Kerur K (2010) *A Study of the Memristor, the Fourth Circuit Element*. Tesis. Kansas State University. 40 pp.
- Kosta SP, Kosta Y, Bhatele M, Dubey Y, Gaur A, Kosta S, Gupta J (2011) Human blood liquid memristor. *Int. J. Med. Eng. Inf.* 3: 16-29.
- Kvatinsky S, Wald N, Satat G, Kolodny A, Weiser U, Friedman E (2012) MRL - Memristor ratioed logic. *13th Int. Workshop Cellular Nanoscale Networks and Their Applications (CNNA)*: 1-6.
- Kvatinsky S, Friedman E, Kolodny A, Weiser U (2013) TEAM: ThrEshold adaptive memristor model. *IEEE Trans. Circ. Syst.* 60: 211-221.
- Lehtonen E, Laiho M (2010) *CNN Using memristors for neighbourhood connections*. *12th Int. Workshop Cellular Nanoscale Networks and Their Applications*. 1-4.
- Linares-Barranco B, Serrano-Gotarredonda T (2009) Memristance can explain spike-time-dependent-plasticity in neural synapses. *Nature Prec.* <http://hdl.handle.net/10101/npre.2009.3010.1> (Cons. 22/12/2013).
- Lu W, Kim K, Chang T, Gaba S (2011) Two-terminal resistive switches (memristors) for memory and logic applications. *16th ASP-DAC*: 217-223.
- Mahvash M, Parker A (2010) A memristor SPICE model for designing memristor circuits. *53rd IEEE MWSCAS*: 989-992.
- Mazumder P, Kang S, Waser R (2012) Memristors: devices, models and applications. *Proc. IEEE* 100: 1911-1919.
- McDonald N, Pino R, Rozwood P, Wysocki B (2010) Analysis of dynamic linear and

- non-linear memristor device models for emerging neuromorphic computing hardware design. *2010 International Joint Conference on Neural Networks (IJCNN)*: 1-5.
- Nickel J (2011) Memristor materials engineering: From flash replacement towards a universal memory. *Proc. IEEE IEDM Advanced Memory Technology Workshop*. 54 pp.
- Pazienza G, Albo-Canals J (2011) Teaching memristors to EE undergraduate students. *IEEE Circ. Syst. Mag.* 11(4): 36-44.
- Pershin Y, Di Ventra M (2010) Experimental demonstration of associative memory with memristive neural networks. *Neural Netw.* 23: 881-886.
- Pershin Y, Di Ventra M (2012) Neuromorphic, digital, and quantum computation with memory circuit elements. *Proc. IEEE* 100: 2071-2080.
- Pickett M, Strukov DB, Borghetti J, Yang J, Snider G, Stewart D, Williams RS (2009) Switching dynamics in titanium dioxide memristive devices. *J. Appl. Phys.* 106: 074508.
- Prodromakis T, Pin-Peh B, Papavassilou C, Toumazou C (2011) A Versatile Model with Nonlinear Dopant Kinetics. *IEEE Trans. Electr. Dev.* 58: 3099-3105.
- Prodromakis T, Toumazou C, Chua L (2012) Two centuries of memristors. *Nature Mat.* 11: 478-481.
- Raja T, Mourad S (2010) Digital logic implementation in memristor-based crossbars - A tutorial. *5th IEEE Int. Symp. on Electronic Design, Test and Application*. pp. 303-309.
- Rák Á, Cserey G (2010) Macromodeling of the memristor in SPICE. *IEEE Trans. CAD of Integrated Circuits and Systems* 29: 632-636.
- Rose G, Rajendran J, Manem H, Karri R, Pino R (2012) Leveraging memristive systems in the construction of digital logic circuits. *Proc. IEEE* 100: 2033-2049.
- Sarwar S, Saqueeb S, Quaiyum F, Rashid A (2013) Memristor-based nonvolatile random access memory: hybrid architecture for low power compact memory design. *IEEE Access* 1: 29-34.
- Schmidt T, Feldman U, Neudeck W, Tetzlaff R (2011) Analytical approach to single memristor circuits. *20th ECCTD*: 94-97.
- Shin S, Kim K, Kang S (2010) Compact models for memristors based on charge-flux constitutive relationships. *IEEE CAD Trans. Int. Circ. Syst.* 29: 590-598.
- Strukov DB, Williams RS (2008) Exponential ionic drift: Fast switching and low volatility of thin-film memristors. *Appl. Phys. A* 94: 515-519.
- Strukov DB, Snider GS, Stewart DR, Williams RS (2008) The missing memristor found. *Nature* 453: 80-83.
- Ventra M, Pershin Y, Chua L (2009) Circuit elements with memory: memristors, mem-capacitors, and meminductors. *Proc. IEEE* 97: 1717-1724.
- Versace M, Chandler B (2010) The brain of a new machine. *IEEE Spectrum* 47: 30-37.
- Wang F (2008) Memristor for introductory physics. *arXiv*: 0808.0286v1 [physics.class-ph].
- Williams RS (2008) How we found the missing memristor. *IEEE Spectrum* 45: 28-35.
- Xu C, Dong X, Jouppi N, Xie Y (2011) Design implications of memristor-based RRAM cross-point structures. *2011 Design, Automation & Test in Europe Conference & Exhibition (DATE)*: 1-6.
- Yakopcic C, Taha T, Subramanyam G, Pino R (2013) Generalized memristive device SPICE model and its application in circuit design. *IEEE Trans. CAD of Integrated Circuits and Systems* 32: 1201-1214.
- Yang J, Pickett M, Li X, Ohlberg D, Stewart D, Williams RS (2008) Memristive switching mechanism for metal/oxide/metal nanodevices. *Nature Nanotech.* 3: 429-433.

MEMRISTOR. A GENERAL PERSPECTIVE

Carlos Oyarce Marambio, Kristopher Chandía Valenzuela and Alejandro Rodríguez Estay

SUMMARY

For almost two centuries the whole electronics was based on three fundamental elements: resistor, capacitor, and inductor. In 1971, Leon Chua theorized about a fourth fundamental circuit element termed 'Memristor' that was implemented for the first time by Stanley Williams and co-workers at HP Labs, in 2008. The Memristor behaves as a variable resistor capable of remembering its last resistance value after the polarization is removed, like a non-volatile memory. Due to its properties, the

memristor has become an important topic under study in several areas such: as non-volatile memories, neural networks and logical circuits. This paper presents an overview of the state of the art of theory, models, circuits, and applications of the memristor, providing a simple academic approach to students who do not necessarily have had courses of quantum mechanics or similar ones.

MEMRISTOR. UMA PERSPECTIVA GERAL

Carlos Oyarce Marambio, Kristopher Chandía Valenzuela e Alejandro Rodríguez Estay

RESUMO

Por quase dois séculos toda a eletrônica conhecida se baseou em três elementos fundamentais: resistor, capacitor e indutor. Em 1971, Leon Chua teoriza um quarto elemento fundamental de circuitos chamado 'memristor', implementado por primeira vez em 2008 por Stanley Williams e colaboradores, dos laboratórios HP. O memristor opera como um resistor variável que, ao suprimir sua polarização mantém seu último valor ôhmico, quer dizer, possui memória não volátil. Suas propriedades têm

lhe transformado em um importante objeto de estudo em áreas como memórias não voláteis, redes neuronais e circuitos lógicos. Este trabalho apresenta uma revisão geral do estado da arte da teoria, modelos, circuitos e aplicações do memristor, além de outorgar um enfoque acadêmico simples a estudantes que não necessariamente contem com cursos de mecânica quântica ou similar.